

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-271365

(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

H04N 5/225
H04N 5/232

(21)Application number : 09-073739

(71)Applicant : NEC CORP

(22)Date of filing : 26.03.1997

(72)Inventor : HIDAKA MAKOTO

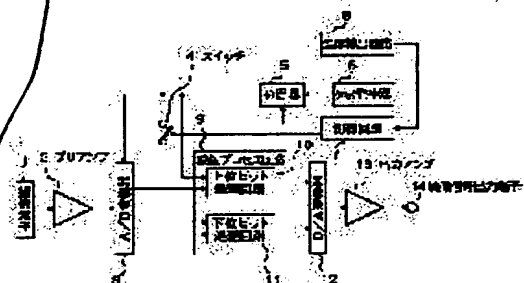
(54) TELEVISION CAMERA DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To drastically reduce power consumption, even at an abnormally high temperature.

SOLUTION: Clock signals supplied to an A/D converter 3 and a video process circuit 9 are controlled by a frequency divider ratio in a frequency divider 5, so that the signals show the same frequency as a horizontal transfer frequency of an imaging device 1, when a television camera device is normally operated and show 1/2 of the horizontal transfer frequency of the imaging device 1 or less, when an abnormal rising of surrounding temperature is detected in a temperature detecting circuit 8. In addition, the clock signals whose frequencies are divided by a frequency divider 5 are inputted to a lower bit processing circuit 11, only when the television camera device is normally operated, and an input of the clock signals to the lower bit processing circuit 11 is stopped by an operation of a switch 4, when the abnormal rise in the surrounding temperature is detected at the temperature-detecting circuit 8.

$T \uparrow \Rightarrow f \downarrow$
 $T \uparrow \Rightarrow DN \text{ use lwr bits}$



LEGAL STATUS

[Date of request for examination] 26.03.1997

[Date of sending the examiner's decision of rejection] 12.09.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-271365

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.⁶

H 0 4 N 5/225

5/232

識別記号

F I

H 0 4 N 5/225

5/232

C

Z

審査請求 有 請求項の数 8 O L (全 5 頁)

(21) 出願番号

特願平9-73739

(22) 出願日

平成9年(1997)3月26日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 日高 良

東京都港区芝五丁目7番1号 日本電気株式会社内

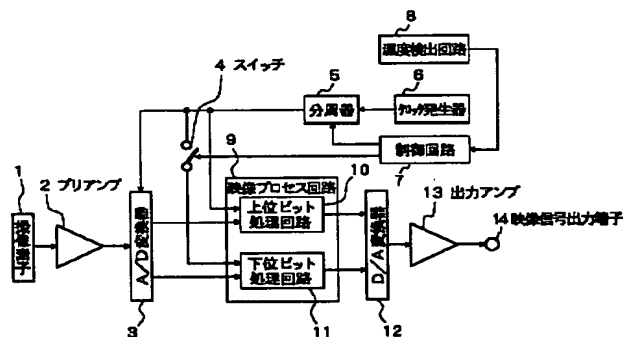
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 テレビジョンカメラ装置

(57) 【要約】

【課題】 異常高温時においても消費電力を大幅に低減させること。

【解決手段】 A/D変換器3及び映像プロセス回路9に供給されるクロック信号を、通常動作時は、撮像素子1の水平転送周波数と同じ周波数となるように、また、温度検出回路8において周囲温度の異常な上昇が検出された場合は、撮像素子1の水平転送周波数の1/2以下の周波数となるように分周器5における分周比によって制御する。また、分周器5にて分周されたクロック信号の下位ビット処理回路11への入力を、通常動作時にのみ行い、温度検出回路8において周囲温度の異常な上昇が検出された場合は、スイッチ4の動作によって停止させる。



【特許請求の範囲】

【請求項1】 映像信号を出力する撮像素子と、
 該撮像素子から出力された映像信号を増幅するプリアンプと、
 一定の周期を有するクロック信号を生成し、出力するクロック発生器と、
 入力されるクロック信号に基づいて、前記プリアンプにて増幅された映像信号をデジタル信号に変換するA/D変換器と、
 入力されるクロック信号に基づいて、前記A/D変換器にてデジタル信号に変換された映像信号を処理する映像プロセス回路と、
 該映像プロセス回路にて処理された映像信号をアナログ信号に変換するD/A変換器と、
 該D/A変換器にてアナログ信号に変換された映像信号を増幅する出力アンプと、
 該出力アンプにて増幅された映像信号を出力する映像信号出力端子とを有してなるテレビジョンカメラ装置において、
 所定の分周比で前記クロック発生器から出力されたクロック信号を分周する分周器と、
 該分周器における分周比を設定するための制御信号を出力する制御回路とを有し、
 前記A/D変換器及び前記映像プロセス回路は、前記分周器にて分周されたクロック信号に基づいて動作することを特徴とするテレビジョンカメラ装置。

【請求項2】 請求項1に記載のテレビジョンカメラ装置において、
 前記制御回路は、予め決められた条件が満たされた場合に、前記分周比が1/2以下になるような制御信号を出力することを特徴とするテレビジョンカメラ装置。

【請求項3】 請求項2に記載のテレビジョンカメラ装置において、
 前記映像プロセス回路は、
 前記A/D変換器にてデジタル信号に変換された映像信号のうち上位ビットの映像信号の処理を行う上位ビット処理回路と、
 前記A/D変換器にてデジタル信号に変換された映像信号のうち下位ビットの映像信号の処理を行う下位ビット処理回路とを具備し、
 前記制御信号に基づいて、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力を制御するスイッチを有することを特徴とするテレビジョンカメラ装置。

【請求項4】 請求項3に記載のテレビジョンカメラ装置において、
 前記スイッチは、予め決められた条件が満たされた場合に、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力が停止されるように動作することを特徴とするテレビジョンカメラ装置。

【請求項5】 請求項2に記載のテレビジョンカメラ装置において、
 周囲温度を検出する温度検出回路を有し、
 前記制御回路は、前記温度検出回路において検出された温度に基づいた制御信号を出力することを特徴とするテレビジョンカメラ装置。

【請求項6】 請求項5に記載のテレビジョンカメラ装置において、
 前記制御回路は、前記温度検出回路において周囲温度の異常な上昇が検出された場合に、前記分周比が1/2以下になるような制御信号を出力することを特徴とするテレビジョンカメラ装置。

【請求項7】 請求項4に記載のテレビジョンカメラ装置において、
 周囲温度を検出する温度検出回路を有し、
 前記制御回路は、前記温度検出回路において検出された温度に基づいた制御信号を出力することを特徴とするテレビジョンカメラ装置。

【請求項8】 請求項6または請求項7に記載のテレビジョンカメラ装置において、
 前記スイッチは、前記温度検出回路において周囲温度の異常な上昇が検出された場合に、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力が停止されるように動作することを特徴とするテレビジョンカメラ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、テレビジョンカメラ装置に関し、特に、テレビジョンカメラ装置の低消費電力機能に関する。

【0002】

【従来の技術】 一般に、固体撮像素子を用いた撮像装置においては、周囲の温度条件によって装置の信頼性が大きく左右されるが、監視カメラ等の屋外で使用されるテレビジョンカメラ装置においては、テレビジョンカメラ装置自体が防滴構造であったり、密閉のハウジングに内蔵されたりするため、装置の消費電力が温度条件を決定する大きな要因の一つとなる。

【0003】 そのため、従来より、固体撮像素子を用いた撮像装置においては、固体撮像素子のクロック及び映像プロセス回路のクロックを制御することにより消費電力を低減させる技術が提案されている。

【0004】 その一例として特開平4-273672号公報には、映像プロセス回路に供給するクロックを一定期間停止させることにより消費電力を低減させるカメラ一体型VTRの撮像装置が開示されている。

【0005】 特開平4-273672号公報に開示された撮像装置においては、撮像した映像信号を処理する映像プロセス回路内の、ブランキング信号を必要としない絵作りに関連した回路に供給されるクロック信号を、映

像の垂直及び水平ブランキング期間中停止させることにより消費電力の低減が図られている。

【0006】また、特開平3-154487号公報には、連写と単写のモード設定に従ってクロック周波数を制御することにより、消費電力を低減させるデジタルスチルビデオカメラが開示されている。

【0007】特開平3-154487号公報に開示されたデジタルスチルビデオカメラにおいては、10コマ/秒の連写の場合と撮像間隔の長い単写の場合にそれぞれの要求される信号処理時間の違いに着目して、映像プロセス回路のクロック周波数を制御することにより、消費電力の低減が図られている。

【0008】

【発明が解決しようとする課題】しかしながら、上述したような従来のものにおいては、以下に記載するような問題点がある。

【0009】(1) 特開平4-273672号公報にて開示されている撮像装置に用いられる電力低減技術において映像の解像度や階調性を低下させることなく電力を低減させることができるが、電力の低減率が小さく、異常高温時に周囲の温度を低下させる程度に電力を低減させることができない。

【0010】例えば、NTSCテレビジョン方式においては、垂直ブランキング期間は全画面の約8%（525本の走査線のうちの40本）、水平ブランキング期間は水平走査期間の約17%（63.5マイクロ秒のうちの10.9マイクロ秒）であるため、理想的に全ブランキング期間のクロックを停止することができたとしても約24%の電力しか低減させることができない。

【0011】(2) 特開平3-154487号公報に開示されているデジタルスチルビデオカメラに用いられる電力低減技術において1枚の画像の処理時間自体を制御する方式であり、スチルカメラの特性を利用した方式であるが、NTSC方式のテレビジョンカメラ装置においては、必ず1/60に1フィールド（1/30に1フレーム）の画像を処理しなければならないため、画像の処理時間を変更することができない。

【0012】本発明は、上述したような従来の技術が有する問題点に鑑みてなされたものであって、異常高温時においても消費電力を大幅に低減させることができるテレビジョンカメラ装置を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するために本発明は、映像信号を出力する撮像素子と、該撮像素子から出力された映像信号を増幅するプリアンプと、一定の周期を有するクロック信号を生成し、出力するクロック発生器と、入力されるクロック信号に基づいて、前記プリアンプにて増幅された映像信号をデジタル信号に変換するA/D変換器と、入力されるクロック信号に基づいて、前記A/D変換器にてデジタル信号に変換され

た映像信号を処理する映像プロセス回路と、該映像プロセス回路にて処理された映像信号をアナログ信号に変換するD/A変換器と、該D/A変換器にてアナログ信号に変換された映像信号を増幅する出力アンプと、該出力アンプにて増幅された映像信号を出力する映像信号出力端子とを有してなるテレビジョンカメラ装置において、所定の分周比で前記クロック発生器から出力されたクロック信号を分周する分周器と、該分周器における分周比を設定するための制御信号を出力する制御回路とを有し、前記A/D変換器及び前記映像プロセス回路は、前記分周器にて分周されたクロック信号に基づいて動作することを特徴とする。

【0014】また、前記制御回路は、予め決められた条件が満たされた場合に、前記分周比が1/2以下になるような制御信号を出力することを特徴とする。

【0015】また、前記映像プロセス回路は、前記A/D変換器にてデジタル信号に変換された映像信号のうち上位ビットの映像信号の処理を行う上位ビット処理回路と、前記A/D変換器にてデジタル信号に変換された映像信号のうち下位ビットの映像信号の処理を行う下位ビット処理回路とを具備し、前記制御信号に基づいて、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力を制御するスイッチを有することを特徴とする。

【0016】また、前記スイッチは、予め決められた条件が満たされた場合に、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力が停止されるように動作することを特徴とする。

【0017】また、周囲温度を検出する温度検出回路を有し、前記制御回路は、前記温度検出回路において検出された温度に基づいた制御信号を出力することを特徴とするテレビジョンカメラ装置。

【0018】また、前記制御回路は、前記温度検出回路において周囲温度の異常な上昇が検出された場合に、前記分周比が1/2以下になるような制御信号を出力することを特徴とする。

【0019】また、前記スイッチは、前記温度検出回路において周囲温度の異常な上昇が検出された場合に、前記分周器にて分周されたクロック信号の前記下位ビット処理回路への入力が停止されるように動作することを特徴とする。

【0020】（作用）上記のように構成された本発明においては、A/D変換器及び映像プロセス回路に供給されるクロック信号が、周囲温度の変化等によって制御される。通常動作時は、撮像素子の水平転送周波数と同じ周波数となるように、また、温度検出回路において周囲温度の異常な上昇が検出された場合は、撮像素子の水平転送周波数の1/2以下の周波数となるように分周器における分周比によって制御される。

【0021】これにより、周囲温度が異常に上昇した場

合、画像の水平解像度は低下するものの、消費電力が大幅に低減される。

【0022】また、分周器にて分周されたクロック信号の下位ビット処理回路への入力、周囲温度の変化等によって制御される。通常動作時は、分周器にて分周されたクロック信号が下位ビット処理回路に輸入され、また、温度検出回路において周囲温度の異常な上昇が検出された場合は、分周器にて分周されたクロック信号の下位ビット処理回路への入力スイッチの動作によって停止される。

【0023】これにより、周囲温度が異常に上昇した場合、画像の処理ビット数が減少するため階調性が低下するものの、消費電力が大幅に低減される。

【0024】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参照して説明する。

【0025】図1は、本発明のテレビジョンカメラ装置の実施の一形態を示すブロック図である。

【0026】本形態は図1に示すように、映像信号を出力する撮像素子1と、撮像素子1から出力された映像信号を増幅するプリアンプ2と、周囲温度を検出する温度検出回路8と、一定の周期を有するクロック信号を生成し、出力するクロック発生器6と、温度検出回路8において検出された周囲温度に基づいた制御信号を出力する制御回路7と、制御回路7から出力された制御信号に基づいた分周比でクロック発生器6から出力されたクロック信号を分周する分周器5と、分周器5にて分周されたクロック信号に基づいて、プリアンプ2にて増幅された映像信号をデジタル信号に変換するA/D変換器3と、分周器5にて分周されたクロック信号に基づいて、A/D変換器3にてデジタル信号に変換された映像信号を処理する映像プロセス回路9と、制御回路7から出力された制御信号に基づいて、分周器5にて分周されたクロック信号の映像プロセス回路9への入力を切り換えるスイッチ4と、映像プロセス回路9にて処理された映像信号をアナログ信号に変換するD/A変換器12と、D/A変換器12にてアナログ信号に変換された映像信号を増幅する出力アンプ13と、出力アンプ13にて増幅された映像信号を出力する映像信号出力端子14とから構成されており、映像プロセス回路9には、A/D変換器3にてデジタル信号に変換された映像信号のうち上位ビットの映像信号の処理を行う上位ビット処理回路10と、A/D変換器3にてデジタル信号に変換された映像信号のうち下位ビットの映像信号の処理を行う下位ビット処理回路11とが設けられている。なお、スイッチ4の動作によって、分周器5にて分周されたクロック信号の下位ビット処理回路11への入力制御される。

【0027】以下に、上記のように構成されたテレビジョンカメラ装置の動作について説明する。

【0028】撮像素子1から映像信号が出力されると、

プリアンプ2において、映像信号1から出力された映像信号が所定の増幅率で増幅され、A/D変換器3に対して出力される。

【0029】また、クロック発生器6において、一定の周期を有するクロック信号が生成されると、生成されたクロック信号が分周器5に輸入され、分周器5において、入力されたクロック信号が所定の分周比で分周されて出力される。

【0030】ここで、分周器5における分周比について説明する。

【0031】温度検出回路8において、常時、周囲温度が検出されており、制御回路7において、温度検出回路8にて検出された周囲温度に基づいた制御信号が出力される。

【0032】そして、分周器5において、制御回路7から出力された制御信号に基づいて分周比が設定される。

【0033】分周器5から出力されるクロック信号が、通常動作時は、撮像素子1の水平転送周波数と同じ周波数となるように、また、温度検出回路8において、周囲温度の異常な上昇が検出された場合は、撮像素子1の水平転送周波数の整数分の1の周波数となるように、制御信号7によって分周比が制御される。

【0034】分周器5において分周されたクロック信号は、A/D変換器3及び映像プロセス回路9にそれぞれ入力される。

【0035】A/D変換器3に分周器5にて分周されたクロック信号が輸入されると、入力されたクロック信号に基づいて、プリアンプ2にて増幅された映像信号がデジタル信号に変換され、映像プロセス回路9に対して出力される。

【0036】これにより、周囲温度が異常に上昇した場合、画像の水平解像度は低下するものの、消費電力を大幅に低減させることができる。

【0037】映像プロセス回路9にA/D変換器3にてデジタル信号に変換された映像信号が輸入されると、入力された映像信号のうち上位ビットの映像信号が上位ビット処理回路10において、また、下位ビットの映像信号が下位ビット処理回路11においてそれぞれ、分周器5にて分周されたクロック信号に基づいて処理される。

【0038】ここで、分周器5にて分周されたクロック信号の下位ビット処理回路11への入力は、制御回路7から出力される制御信号に基づいて動作するスイッチ4を介して行われる。

【0039】スイッチ4においては、通常はオン状態となっており、それにより、分周器5にて分周されたクロック信号が、下位ビット処理回路11に供給されている。しかし、温度検出回路8において周囲温度の異常な上昇が検出されると、それに基づいて制御回路7から出力される制御信号によってオフ状態となり、それにより、分周器5にて分周されたクロック信号の下位ビット

処理回路11への供給が停止される。

【0040】これにより、周囲温度が異常に上昇した場合、画像の処理ビット数が減少するため階調性が低下するが、消費電力を大幅に低減させることができる。

【0041】その後、映像プロセス回路9において処理された映像信号がD/A変換器12にてアナログ信号に変換され、さらに、D/A変換器12にてアナログ信号に変換された映像信号が出力アンプ13にて増幅され、出力アンプ13にて増幅された映像信号が映像信号出力端子14から出力される。

【0042】

【発明の効果】以上説明したように本発明においては、A/D変換器及び映像プロセス回路に供給されるクロック信号が、通常動作時は、撮像素子の水平転送周波数と同じ周波数となるように、また、温度検出回路において周囲温度の異常な上昇が検出された場合は、撮像素子の水平転送周波数の1/2以下の周波数となるように分周器における分周比によって制御される構成としたため、周囲温度が異常に上昇した場合、画像の水平解像度は低下するものの、消費電力を大幅に低減させることができる。

【0043】また、分周器にて分周されたクロック信号の下位ビット処理回路への入力、通常動作時は、分周器にて分周されたクロック信号が下位ビット処理回路に

な上昇が検出された場合は、分周器にて分周されたクロック信号の下位ビット処理回路への入力がスイッチの動作によって停止されるように構成したため、周囲温度が異常に上昇した場合、画像の処理ビット数が減少するため階調性が低下するものの、消費電力を大幅に低減させることができる。

【図面の簡単な説明】

【図1】本発明のテレビジョンカメラ装置の実施の一形態を示すブロック図である。

10 【符号の説明】

- | | |
|----|-----------|
| 1 | 撮像素子 |
| 2 | プリアンプ |
| 3 | A/D変換器 |
| 4 | スイッチ |
| 5 | 分周器 |
| 6 | クロック発生器 |
| 7 | 制御回路 |
| 8 | 温度検出回路 |
| 9 | 映像プロセス回路 |
| 10 | 上位ビット処理回路 |
| 11 | 下位ビット処理回路 |
| 12 | D/A変換器 |
| 13 | 出力アンプ |
| 14 | 映像信号出力端子 |

【図1】

